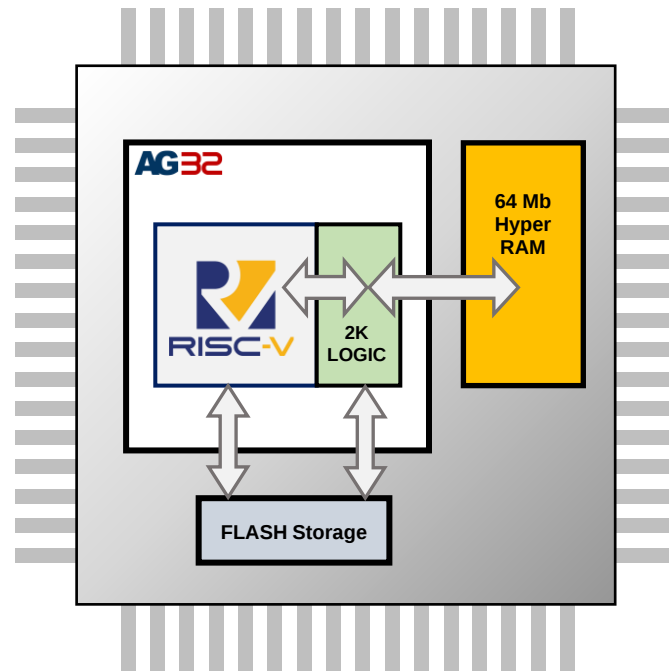


AG32VH 系列应用指南

AG32VH 系列 MCU，是 AGM AG32 产品系列中，嵌入大容量 PSRAM（HyperRAM）作为应用缓存的产品系列。在 AG32 处理器内核的基础上，利用片上 FPGA 的部分逻辑资源，实现 HyperBus 接口，连接并使用 64 Mbit PSRAM。器件示意图如下：



关于 AG32 MCU，请参考 MCU datasheet 等相关资料。

● 订货型号

型号	封装	FLASH	PSRAM	可用 IO
AG32VH303RCT6	LQFP-64	256K Bytes	64Mb	45
AG32VH407VGT6	LQFP-100	1M Bytes	64Mb	67

● HyperRAM 信息

嵌入 PSRAM 为 Winbond 64 Mb HyperRAM，型号：W956A8。具有以下特性：

- 接口：HyperBus
- 供电：2.7v ~ 3.6V
- 最大时钟频率：200 MHz
- 双倍数据速率（DDR）最大：400 MT/s
- 8 位数据总线
- 运行温度：-40 ~ 85 °C

● 关于 HyperBus

HyperBus 接口是一种高性能、低引脚数的 DDR（双倍数据速率）接口，旨在为主机控制器和外设（如闪存、SRAM 等）之间提供高效的数据传输。该接口采用 12 个信号引脚，包括一个差分时钟对（或单端）、一个读写数据选通（RWDS）信号、一个片选（CS#）信号以及 8 个双向数据（DQ）信号。

AG32 MCU 通过自定义 HyperBus 接口连接到 W956A8 上，连接信号列表如下：

信号名称	信号类型	描述
CSN	Input	片选信号： 低电平有效。总线传输通过高到低电平转换启动；总线传输通过低到高电平转换停止。
CK	Input	时钟信号： 这里仅采用单独输入时钟，频率最高可以达到 200Mhz。
DQ[7:0]	Input/Output	双向数据总线： 8 位宽的数据通道，用于在主机和 HyperRAM 之间传输指令、地址和数据。结合 DDR 操作，这 8 个引脚在每个时钟周期内能够传输 16 位数据，极大地提升了接口的带宽。
RWDS	Input/Output	读写数据选通信号： 在总线传输指令和地址时，RWDS 是从设备的输出，指示是否需要额外的初始延迟。 在读数据时作为从设备输出，数据与 RWDS 的边沿对齐。 在写数据时作为从设备输入，用作数据掩码。 RWDS 为高电平表示需要额外延迟，低电平表示不需要额外延迟。
RESETN	Input (内部上拉)	硬件复位： 低电平时，HyperRAM 初始化并返回到待机状态。 当 RESETN 为低电平时，RWDS 和 DQ[7:0] 进入高阻态。 HyperRAM 的 RESETN 输入包含一个弱上拉电阻，如果 RESETN 未连接，它将被上拉到高电平。

具体 HyperRAM 及 HyperBus 信息，请参考 Winbond W956A8 datasheet 等资料。

● AG32 与 HyperRAM 的连接

AG32VH 系列器件，AG32 MCU 的 IO 在器件内部连接以上 HyperRAM 接口。其中 RWDS 接口要从外部 2 个管脚连通（通过 PCB 布线连接）。具体管脚请参考后面 Pin-out 部分。

型号	封装	RWDS 管脚外部连通	
AG32VH303RCT6	LQFP-64	PIN_8	PIN_22
AG32VH407VGT6	LQFP-100	PIN_15	PIN_35

另外，电源管脚 VDD33 要单独用磁珠与 PCB 上其它电源做隔离，以确保高频设计的稳定性。

● 软件设计

在 AG32VH 的软件设计中，管脚配置文件.ve 要按照 HyperRAM 接口定义好的名称进行分配，参考下表：

软件配置管脚名称	.ve 文件参考写法	
HRAM_RWDS	hbus_rwds	HRAM_RWDS
HRAM_CK	hbus_clk_out	HRAM_CK:OUTPUT
HRAM_CSN	hbus_csn	HRAM_CSN:OUTPUT
HRAM_RESETN	hbus_resestn	HRAM_RESETN:OUTPUT
HRAM_DQ0	hbus_adq[0]	HRAM_DQ0
HRAM_DQ1	hbus_adq[1]	HRAM_DQ1
HRAM_DQ2	hbus_adq[2]	HRAM_DQ2
HRAM_DQ3	hbus_adq[3]	HRAM_DQ3
HRAM_DQ4	hbus_adq[4]	HRAM_DQ4
HRAM_DQ5	hbus_adq[5]	HRAM_DQ5
HRAM_DQ6	hbus_adq[6]	HRAM_DQ6
HRAM_DQ7	hbus_adq[7]	HRAM_DQ7

软件中的 platformio.ini 文件，要按如下设置：

型号	封装	platformio.ini
AG32VH303RCT6	LQFP-64	<i>board = agrv2k_303</i> <i>logic_device = AGRV2KL64H</i>
AG32VH407VGT6	LQFP-100	<i>board = agrv2k_407</i> <i>logic_device = AGRV2KL100H</i>

● 参考设计：

在 AG32 SDK 中，集成了关于 AG32VH 系列的参考设计，在 Example 目录中。

- ◆ 文件
 - ahb2hbus.v: 将 AHB 总线转换为 HyperBus 总线。
 - hram_ip.v: 将 ahb2hbus 模块与 MCU 内核集成。
 - hram.ve: 时钟定义和引脚分配。
 - hram.sdc: 时序约束文件，对实现最高 Fmax 至关重要。
- ◆ 必须通过锁相环（PLL）为 HyperRAM 提供 2 路时钟：
 - HyperBus 时钟：频率必须等于或高于 MCU 系统时钟，最大频率为 200MHz。
 - 移相 90 度的 HyperBus 时钟。
- ◆ 支持 2 种访问方式：
 - 直接读写：使用更便捷，但数据速率仅为 20-30MB/s。
 - 使用 DMA（直接内存访问）：便捷性较低，但数据速率可达 200MB/s 以上。该 DMA 功能包含在参考设计中，并非 MCU 内核中的系统 DMA 控制器。
- ◆ 2K FPGA 逻辑资源占用 600 多 LEs；双向 2 个 FIFO 缓存，占用 2 个 M9K RAM；同时和 MCU 共用 1 个 PLL。

在此基础上，我们还提供了 RGB 显示屏驱动参考设计，支持 RGB888/RGB565 接口，并集成了 LVGL 嵌入式图像库 demo。

● AG32VH303RCT6 Pin-Out

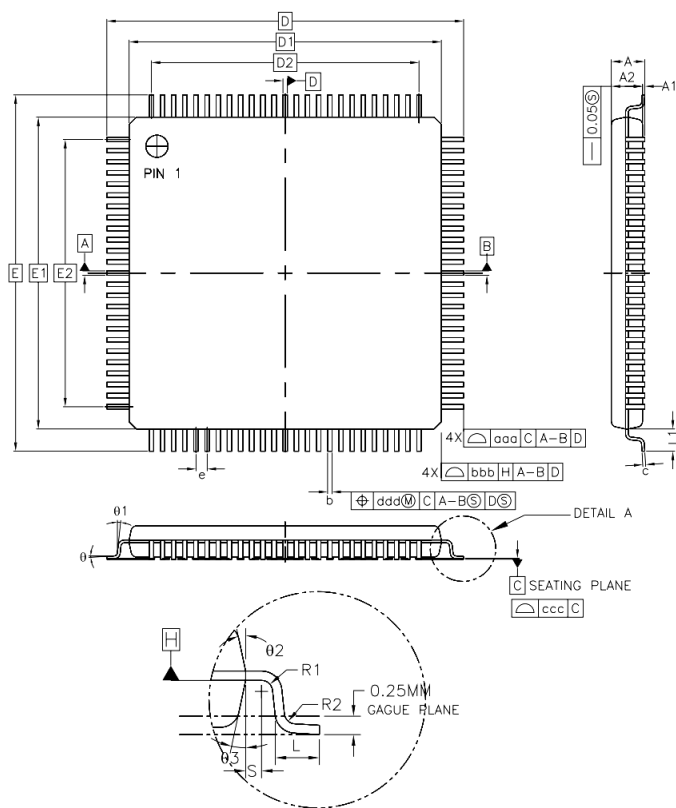
No.	管脚名称	说明	No.	管脚名称	说明
1	VBAT	VBAT	33	PIN_33	IO
2	PIN_2	IO_RTC	34	PIN_34	IO
3	OSC32_IN	OSC32_IN	35	PIN_35	IO
4	OSC32_OUT	OSC32_OUT	36	PIN_36	IO
5	OSC_IN	OSC_IN	37	PIN_37	IO
6	OSC_OUT	OSC_OUT	38	PIN_38	IO
7	NRST	NRST	39	PIN_39	IO
8	RWDS	RWDS	40	PIN_40	IO
9	PIN_9	IO_ADC_IN11	41	PIN_41	IO
10	PIN_10	IO_ADC_IN12	42	PIN_42	IO_UART0_TX
11	PIN_11	IO_ADC_IN13	43	PIN_43	IO_UART0_RX
12	GND	GND	44	PIN_44	IO_USBDM
13	VDD33	VDD33	45	PIN_45	IO_USBDP
14	PIN_14	IO_WKUP_ADC_IN0_CMP_PA0	46	PIN_46	IO_JTMS
15	PIN_15	IO_ADC_IN1_CMP_PA1	47	PIN_47	IO
16	PIN_16	IO_ADC_IN2_CMP_PA2	48	VDD33	VDD33
17	PIN_17	IO_ADC_IN3_CMP_PA3	49	PIN_49	IO_JTCK
18	GND	GND	50	PIN_50	IO_JTDI
19	VDD33	VDD33	51	PIN_51	IO
20	PIN_20	IO_ADC_IN5_CMP_PA5_DAC1	52	PIN_52	IO
21	PIN_21	IO_ADC_IN7	53	PIN_53	IO
22	RWDS	RWDS	54	PIN_54	IO
23	PIN_23	IO_ADC_IN15	55	PIN_55	IO_JTDO
24	PIN_24	IO_ADC_IN9	56	PIN_56	IO_JNTRST
25	PIN_25	IO_BOOT1	57	PIN_57	IO
26	PIN_26	IO	58	PIN_58	IO
27	PIN_27	IO	59	PIN_59	IO
28	PIN_28	IO	60	BOOT0	BOOT0
29	PIN_29	IO	61	PIN_61	IO
30	VDD33	VDD33	62	PIN_62	IO
31	GND	GND	63	GND	GND
32	VDD33	VDD33	64	VDD33	VDD33

● AG32VH407VGT6 Pin-Out

No.	管脚名称	说明	No.	管脚名称	说明	No.	管脚名称	说明
1	PIN_1	IO	35	RWDS	RWDS	68	PIN_68	IO_UART0_TX
2	PIN_2	IO	36	PIN_36	IO_ADC_IN9	69	PIN_69	IO_UART0_RX
3	PIN_3	IO	37	PIN_37	IO_BOOT1	70	PIN_70	IO_USBDM
4	PIN_4	IO	38	PIN_38	IO	71	PIN_71	IO_USBDP
5	PIN_5	IO	39	NC	NC	72	PIN_72	IO_JTMS
6	VBAT33	VBAT33	40	PIN_40	IO	73	PIN_73	IO
7	PIN_7	IO_RTC	41	NC	NC	74	GND	GND
8	OSC32_IN	OSC32_IN	42	PIN_42	IO	75	VDD33	VDD33
9	OSC32_OUT	OSC32_OUT	43	NC	NC	76	PIN_76	IO_JTCK
10	GND	GND	44	PIN_44	IO	77	PIN_77	IO_JTDI
11	VDD33	VDD33	45	NC	NC	78	PIN_78	IO
12	OSC_IN	OSC_IN	46	VDD33	VDD33	79	PIN_79	IO
13	OSC_OUT	OSC_OUT	47	GND	GND	80	PIN_80	IO
14	NRST	NRST	48	VDD33	VDD33	81	PIN_81	IO
15	RWDS	RWDS	49	GND	GND	82	PIN_82	IO
16	PIN_16	IO_ADC_IN11	50	VDD33	VDD33	83	PIN_83	IO
17	PIN_17	IO_ADC_IN12	51	PIN_51	IO	84	PIN_84	IO
18	PIN_18	IO_ADC_IN13	52	PIN_52	IO	85	PIN_85	IO
19	NC	NC	53	PIN_53	IO	86	PIN_86	IO
20	GND	GND	54	PIN_54	IO	87	PIN_87	IO
21	VREFP	VREFP	55	PIN_55	IO	88	PIN_88	IO
22	VDDA	VDDA	56	PIN_56	IO	89	PIN_89	IO_JTDO
23	PIN_23	IO_WKUP_ADC_IN0_CMP_PA0	57	PIN_57	IO	90	PIN_90	IO_JNTRST
24	PIN_24	IO_ADC_IN1_CMP_PA1	58	PIN_58	IO	91	PIN_91	IO
25	PIN_25	IO_ADC_IN2_CMP_PA2	59	PIN_59	IO	92	PIN_92	IO
26	PIN_26	IO_ADC_IN3_CMP_PA3	60	PIN_60	IO	93	PIN_93	IO
27	GND	GND	61	PIN_61	IO	94	BOOT0	BOOT0
28	VDD33	VDD33	62	PIN_62	IO	95	PIN_95	IO
29	NC	NC	63	PIN_63	IO	96	PIN_96	IO
30	PIN_30	IO_ADC_IN5_CMP_PA5_DAC1	64	PIN_64	IO	97	PIN_97	IO
31	NC	NC	65	PIN_65	IO	98	PIN_98	IO
32	PIN_32	IO_ADC_IN7	66	PIN_66	IO	99	GND	GND
33	NC	NC	67	PIN_67	IO	100	VDD33	VDD33
34	PIN_34	IO_ADC_IN15						

● AG32VH 系列封装图

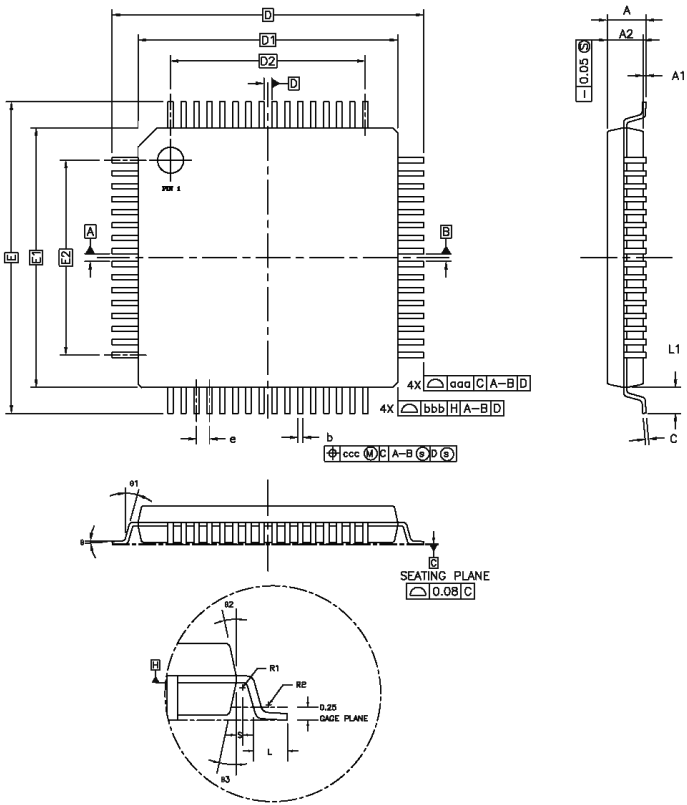
AG32VH407VGT6: LQFP-100 封装



FOR CUSTOMER ONLY	NA			
PACKAGE TYPE	LQFP			
DESCRIPTION	SYMBOL	MILLIMETER		
		MIN	NOM	MAX
TOTAL THICKNESS	A	—	—	1.60
STAND OFF	A1	0.05	—	0.15
TOTAL MOLD THICKNESS	A2	1.35	1.40	1.45
PACKAGE SIZE WITH LEAD	D	—	16.00 BSC	—
	E	—	16.00 BSC	—
PACKAGE SIZE	D1	—	14.00 BSC	—
	E1	—	14.00 BSC	—
EP SIZE	D3	—	—	—
	E3	—	—	—
LEAD TURN RADIUS	R1	0.08	—	—
LEAD TURN RADIUS	R2	0.08	—	0.20
LEAD TURN ANGLE	θ	0°	3.5°	7°
LEAD TURN ANGLE	θ1	0°	—	—
LEAD TURN ANGLE	θ2	11°	12°	13°
LEAD TURN ANGLE	θ3	11°	12°	13°
LEAD CONTACT LENGTH	L	0.45	0.60	0.75
LEAD LENGTH	L1	—	1.00 REF	—
MATERIAL THICKNESS	c	0.09	—	0.20
LEAD SPAN LENGTH	S	0.20	—	—

PIN COUNT	100			
DESCRIPTION	SYMBOL	MILLIMETER		
		MIN	NOM	MAX
LEAD PITCH	e	—	0.50 BSC.	—
LEAD WIDTH	b	0.17	0.20	0.27
LEAD EDGE PROFILE	aaa	—	0.20	—
PACKAGE EDGE PROFILE	bbb	—	0.20	—
LEAD COPLANARITY	ccc	—	0.08	—
LEAD POSITION OFFSET	ddd	—	0.08	—

AG32VH303RCT6: LQFP-64 封装



COTROL DIMENSIONS ARE IN MILLIMETERS.

SYMBOL	MILLIMETER			INCH		
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	—	—	1.60	—	—	0.063
A1	0.05	—	0.15	0.002	—	0.006
A2	1.35	1.40	1.45	0.053	0.055	0.057
D	12.00 BSC.			0.472 BSC.		
D1	10.00 BSC.			0.394 BSC.		
E	12.00 BSC.			0.472 BSC.		
E1	10.00 BSC.			0.394 BSC.		
R2	0.08	—	0.20	0.003	—	0.008
R1	0.08	—	—	0.003	—	—
θ	0°	3.5°	7°	0°	3.5°	7°
θ ₁	0°	—	—	0°	—	—
θ _e	11°	12°	13°	11°	12°	13°
θ _a	11°	12°	13°	11°	12°	13°
c	0.09	—	0.20	0.004	—	0.008
L	0.45	0.60	0.75	0.018	0.024	0.030
L ₁	1.00 REF			0.039 REF		
S	0.20	—	—	0.008	—	—
b	0.17	0.20	0.27	0.007	0.008	0.011
e	0.50 BSC.			0.020 BSC.		
D2	7.50 REF			0.295		
E2	7.50 REF			0.295		
aaa	0.20			0.008		
bbb	0.20			0.008		
ccc	0.08			0.003		