

# 数字 IC 前端/FPGA 设计培训项目

Our goal: help you making good designs, not just find a job ...

## 1. 培训目标

通过数字 IC 前端/FPGA 设计所需专业知识的系统讲解、分析，培养学员的数字 IC 前端/FPGA 设计能力（设计需求分析，HW 架构设计，数字 IP 的功能设计与验证，系统整合与 debug），遇到问题的分析思维，解决问题优化系统的能力。

## 2. 培训理念

Verilog 只是语言，表达的是“思想”（硬件俗称 Architecture）。就像你懂汉语，但是你能写出李白/杜甫那种激情豪迈的诗吗，能写出朱自清的《背影》吗，或是能做个文章在报刊杂志发表吗？

IC 设计也是一样。

可是语言能教，思想很难教授。但是可以带你领略，带你欣赏。此系列课，就是以此为目标：带你领略数字 IC 前端设计的风景。

## 3. 培训内容

### 第一部分：数字电路原理

#### 1) CMOS 晶体管原理：

内容：PMOS/NMOS 开关模型；Cell 的 delay/transition；Cell library 的 PVT corner。

目的：明白 cell 为什么会有 delay，由那些因素决定；STA/post sim 为什么要跑多个 corner；开始培训 Think in Hardware。

#### 2) 基本电路单元原理：

内容：底层 NAND/OR 等 cell 功能与 PMOS/NMOS 连接关系；DFF 的 setup/hold time 深入理解分析 (can setup time be negative value? can hold time be negative value? can setup time + hold time be negative value?)。

目的：理解基本组合逻辑单元的工作原理和 power 消耗的来源；深入理解什么是 setup/hold，为后续 DC/STA/Timing constraint 做准备。

#### 3) 常用组合逻辑电路结构：

内容：MUX；加/减法器 (ripple adder/carry select adder/carry look ahead adder/BK tree adder)；乘法器 (Booth encoding, CSA tree)；除法器。

目的：开始预估 RTL coding 后的实际电路结构，对电路 DC 综合后的 delay 有多少能较准确的预估；开始理解 performance、area、power 直接的 trade off。

#### 4) SRAM 结构与控制：

内容：SRAM IO 与读写控制；SRAM read delay 与 DFF Ck->Q delay 的差异。

目的：熟悉 SRAM 的读写操作；理解为啥 SRAM dout 建议先加 DFF 在接入组合逻辑。

### 第二部分：可综合 Verilog 数字电路设计基础

内容：数字前端设计流程与工具介绍；可综合 Verilog 语法；Verilog 组合逻辑设计 (MUX；译码器；加/减法器；乘法器；除法器)；时序逻辑设计；generate 使用；参数化 IP 设计介绍；基于 Verilog 的 TestPattern 编写。

目的：进一步培训 Think in Hardware，明白 verilog code 与 HW 底层结构的对应关系。

### 第三部分：数字电路仿真工具介绍

内容：Modelsim 仿真工具使用介绍；VCS 仿真工具使用介绍；Debussy/Verdi 调试工具介绍；nLint/Leda 代码检查工具介绍。

目的：熟悉 RTL 仿真、调试 EDA 工具的使用。

### 第四部分：跨时钟域电路设计

内容：跨时钟域电路原理；基本同步电路结构；异步 FIFO 设计与分析。

目的：掌握跨时钟域时的电路现象与处理方式。

### 第五部分：IP 设计范例

内容：Cycle 级 pipeline 设计实例：BIN2BCD 设计，SAD\_Cal 设计；控制电路设计实例：Arbiter 设计实例。

目的：根据实际题目，做设计架构，RTL 编码与仿真。

### 第六部分：STA 与 DC 综合

内容：STA 原理与 Timing constraint 的类型；clock 属性介绍 (clk tree, jitter, skew, duty cycle, transition, latency)；认识 cell library；理解 DC/PT 中 cell delay 的计算方法；DC 综合实例讲解 (含综合 script)。

目的：深入理解 STA 分析的原理与每条 SDC constraint 对应的物理意义；理解 DC 综合中每条指令的含义与作用。

### 第七部分：On-Chip-Bus

内容：DDR/Cache 行为；On-Chip-Bus 数据传输原理；APB/AHB/AXI 协议理解；AHB/AXI 总线对比；Bus-Arbiter/Bus-Matrix/Bus-NOC 介绍；AXI 总线效率提升。

目的：理解一个 SOC 中数据传输的方式；分析系统带宽的瓶颈与带宽提升。

### 第八部分：数字 IC 前端设计展望与致谢

内容：HLS 介绍；Chisel 语言介绍；致谢。

目的：了解未来数字 IC 前端设计的发展方向。

## 4. 课程链接

腾讯课堂：<https://ke.qq.com/course/package/24207?tuin=64ce5e2a>

如需线下现场交流，请联系：[siliconthink@126.com](mailto:siliconthink@126.com)。

---

### 讲师简介：

sky：年成都电子科技大学毕业；数字电路前端设计从业 14 年；前 Verisilicon Senior Staff Engineer；主要做视频 IP 设计 (H.264/H.265 编解码器设计，JPEG 编解码器设计)，神经网络 CNN 加速器 IP 设计。参与 7 颗 ASIC/SOC 芯片的开发 (量产 3 颗)。目前 3 篇国际发明专利实审中。